

M2R NENT

PROPOSITION DE STAGE POUR L'ANNEE 2011/2012

Laboratoire : TIMA

Adresse : 46 Avenue Félix Viallet

Responsable du projet : Gilles SICARD et Hawraa AMHAZ

Tél : 04-76-57-46-42

fax : 04-76-57-49-81

Contact : gilles.sicard@imag.fr , hawraa.amhaz@imag.fr

Sujet : Modélisation en VHDL-AMS de plusieurs architectures de pixel CMOS

Description :

Les capteurs de vision CMOS actuels souffrent d'une grande sensibilité envers la température ambiante surtout quand ils sont utilisés dans des applications nécessitant un fonctionnement dans des conditions extrêmes de température (automobile, industries, ...). Les variations de la réponse des pixels avec la température sont diverses telles que des variations constantes dites d'offset ou de décalage, ou bien des variations affectant le gain du circuit et se traduisant par des variations sur la pente de la courbe représentative de la fonction de transfert du circuit. Plusieurs sources contribuent à la génération de cette sensibilité envers la température parmi elles, la variation de la tension du seuil de chaque transistor ou bien le courant d'obscurité de la photodiode. Plusieurs techniques de compensation de ce genre de variations ont été conçues au niveau transistor et fabriquées et vont être testées prochainement. Pourtant, ces techniques ne prennent pas en compte les différents aspects de sensibilité de la photodiode envers la température à cause de l'absence d'un modèle qui décrit le comportement de cette dernière vis-à-vis des variations de température, elles considèrent principalement les variations que subissent seuls les transistors du pixel et de la chaîne de lecture.

A ce niveau, une modélisation de l'entité analogique « pixel » décrivant la photodiode ainsi que les transistors que contient ce pixel et de l'entité « chaîne de lecture » sera extrêmement utile pour pouvoir valider le fonctionnement complet de ces techniques de compensation. La modélisation des blocs analogiques offerte par VHDL-AMS nous semble efficace pour répondre à ce besoin. La simulation de ce modèle va permettre de vérifier le fonctionnement de ces techniques de compensation des variations de température et aussi d'élargir l'horizon vers une probable description comportementale d'un système d'imagerie complet en langage comportemental de haut niveau.

L'objectif du stage proposé est donc de développer un modèle en VHDL-AMS de plusieurs architectures de pixels avec leur chaîne de lecture pour pouvoir simuler leurs fonctionnements vis-à-vis des changements de la température et ainsi vérifier l'efficacité des techniques de compensation déjà implémentées.

Les étapes nécessaires à la réalisation de ce stage sont les suivantes :

- Etude de l'état de l'art de la modélisation des imageurs en VHDL-AMS.
- Etude des architectures de plusieurs types de pixels et de la chaîne de lecture
- Prise en main du langage de modélisation et de l'outil de simulation
- Description d'un modèle comportemental des entités concernées (pixel + chaîne de lecture).
- Simulation comportementale du modèle décrit en fonction des variations température
- Evaluation des résultats et rédaction du rapport.

Poursuite en thèse possible : OUI NON

Rémunération du stage : **gratification**

Proposition à retourner à (par courrier électronique ou papier) :

STEPHANIE MOYROUD

Secrétariat Masters: CSINA, MNE, Nanosciences-Nanotechnologies

MINATEC - Bureau A 465- 3 Parvis Louis Néel, BP 257

38016 GRENOBLE CEDEX 1

04.56.52.94.34 ; stephanie.moyroud@ujf-grenoble.fr