

# M2R NENT

## PROPOSITION DE STAGE POUR L'ANNEE 2011/2012

**Laboratoire :** TIMA

**Adresse :** 46 Avenue Félix Viallet

**Responsable du projet :** Gilles SICARD et Hawraa AMHAZ

**Tél :** 04-76-57-46-42

**fax :** 04-76-57-49-81

**Contact :** [gilles.sicard@imag.fr](mailto:gilles.sicard@imag.fr) , [hawraa.amhaz@imag.fr](mailto:hawraa.amhaz@imag.fr)

**Sujet :** Modélisation haut niveau d'un capteur de vision CMOS sur SystemC-AMS

### Description :

A ces jours, les capteurs de vision deviennent de plus en plus sophistiqués et la miniaturisation de la technologie de conception permet l'implémentation, On-chip, des fonctionnalités de pre-traitement d'image de complexité croissante. Des parties numériques contrôlant des blocs analogiques, des parties analogiques indépendantes, des interfaces numériques analogiques, et des algorithmes de traitements d'images habituellement implémentés sur un processeur, peuvent représenter les différents composants d'un système d'imagerie. Cependant, la simulation bas niveau complète de tels systèmes s'avère extrêmement lourde voire impossible à cause d'un temps de simulation prohibitif ou un manque de mémoire machine. Une modélisation des blocs analogiques est possible en VHDL-AMS. La simulation de ce modèle permet d'obtenir un regard précis du côté « timing » et chronogrammes des signaux de contrôle mais cependant ce modèle est contraint par un temps de simulation assez élevé pour de gros systèmes.

A ce niveau, SystemC-AMS vient présenter des possibilités de modélisation avec un niveau d'abstraction encore plus élevé. Il permet une description comportementale des blocs analogiques avec une interopérabilité avec un environnement numérique ou même avec du software. Cet environnement numérique est typiquement décrit en HDL (Hardware Description Language). La simulation de l'ensemble de ce « système », permet la validation du comportement d'un système hétérogène complexe en utilisant un langage de programmation unique (le C++), au contraire de ce qu'offre le VHDL-AMS. D'autre part, des imageurs à différents types de pixels, ainsi que des imageurs avec des modes de lecture non conventionnels ont été déjà conçus et fabriqués par notre groupe de recherche, pour lesquels, les simulations entières du système n'étaient pas envisageables.

L'objectif du stage proposé est donc de développer un modèle en SystemC-AMS de l'un de ces systèmes d'imageurs permettant de simuler raisonnablement la totalité du système incluant les parties numériques et les parties analogiques.

Les étapes nécessaires à la réalisation de ce stage sont les suivantes :

- Etude de l'état de l'art de la modélisation des imageurs en SystemC-AMS.
- Etude de l'architecture entière des imageurs au niveau transistor
- Prise en main du langage de modélisation et de l'outil
- Description d'un modèle comportemental de l'imageur formé par une matrice de pixels et ses périphériques analogiques et numériques.
- Simulation comportementale du modèle décrit avec une comparaison aux méthodes usuelles de simulations
- Evaluation des résultats et rédaction du rapport.

**Poursuite en thèse possible :**     OUI     NON

**Rémunération du stage :**    **gratification**

**Proposition à retourner à (par courrier électronique ou papier) :**

**STEPHANIE MOYROUD**

Secrétariat Masters: CSINA, MNE, Nanosciences-Nanotechnologies

MINATEC - Bureau A 465- 3 Parvis Louis Néel, BP 257

38016 GRENOBLE CEDEX 1

04.56.52.94.34 ; [stephanie.moyroud@ujf-grenoble.fr](mailto:stephanie.moyroud@ujf-grenoble.fr)